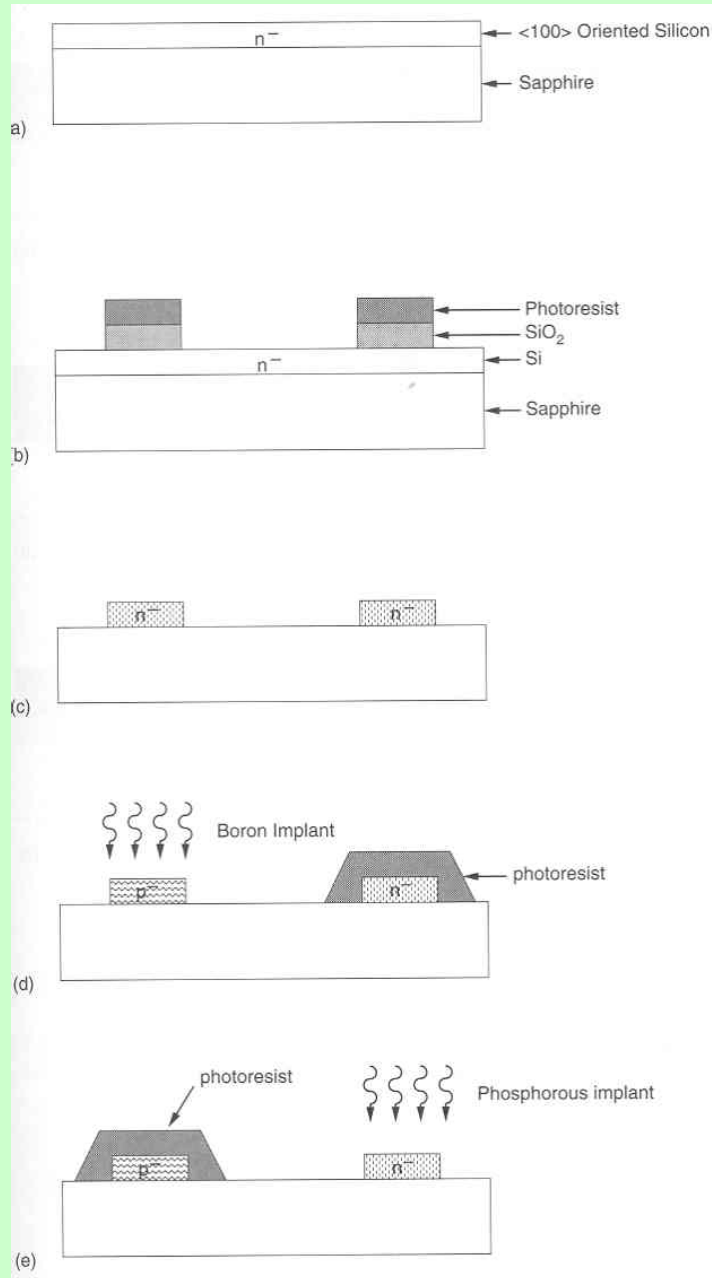


Krzem na izolatorze (Silicon On Insulator - SOI) - podłoże bierne



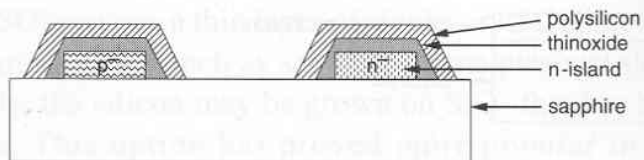
**Hodowanie krystalicznego
krzemu n^- na szafirze, 7-8 μm**

**Nałożenie warstwy tlenku i wytrawienie powierzchni
z wyjątkiem miejsc dyfuzji**

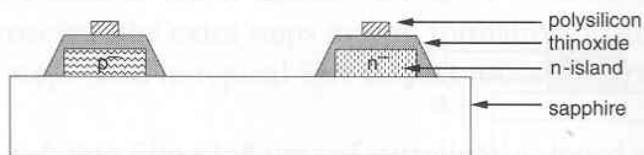
Po trawieniu

Tworzenie wyspy p

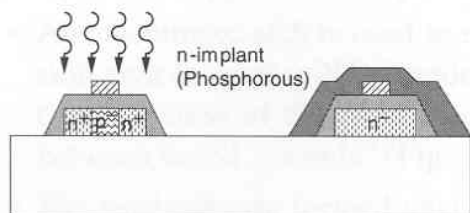
Tworzenie wyspy n (zwiększanie gęstości domieszek)



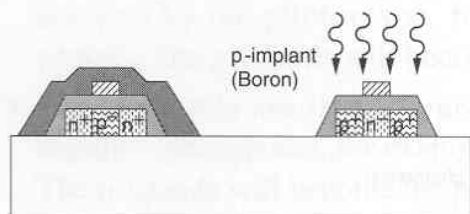
Pokrycie wysp tlenkiem i polikrzemem



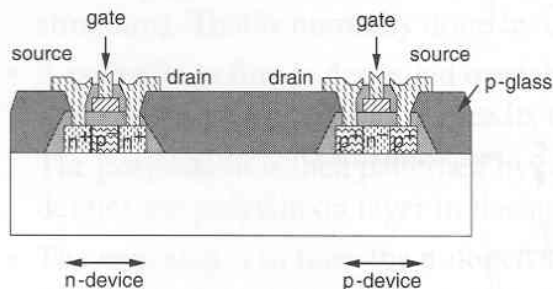
Wytrawianie polikrzemu



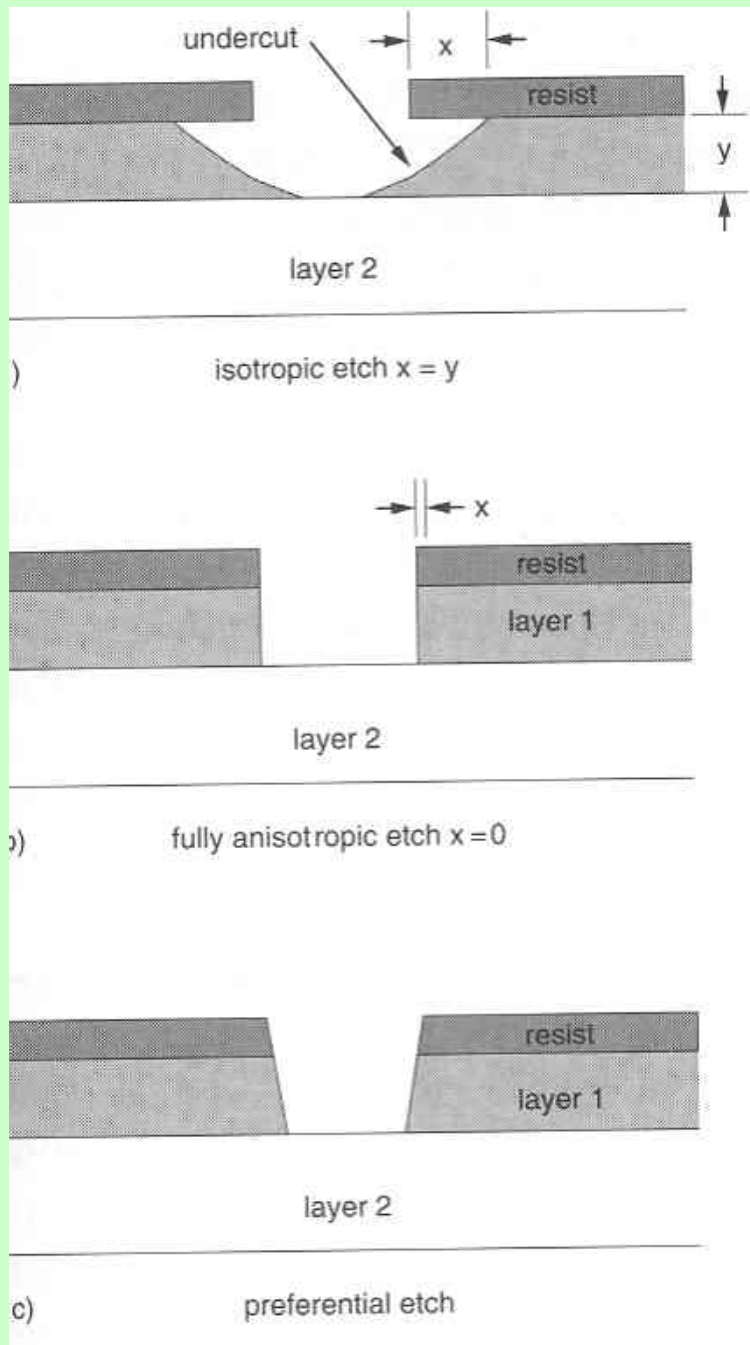
Formowanie źródła i drenu (n^+) tranzystora



Formowanie źródła i drenu (p^+) tranzystora



Pokrycie izolatorem i metalizacja (Al). Bonding



Różne efekty trawienia

Zalety technologii SOI:

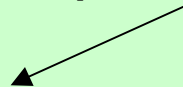
1) Mniejsze pojemnościowe sprzężenie zwrotne = większa częstotliwość pracy

2) Brak studni = większe upakowanie elementów

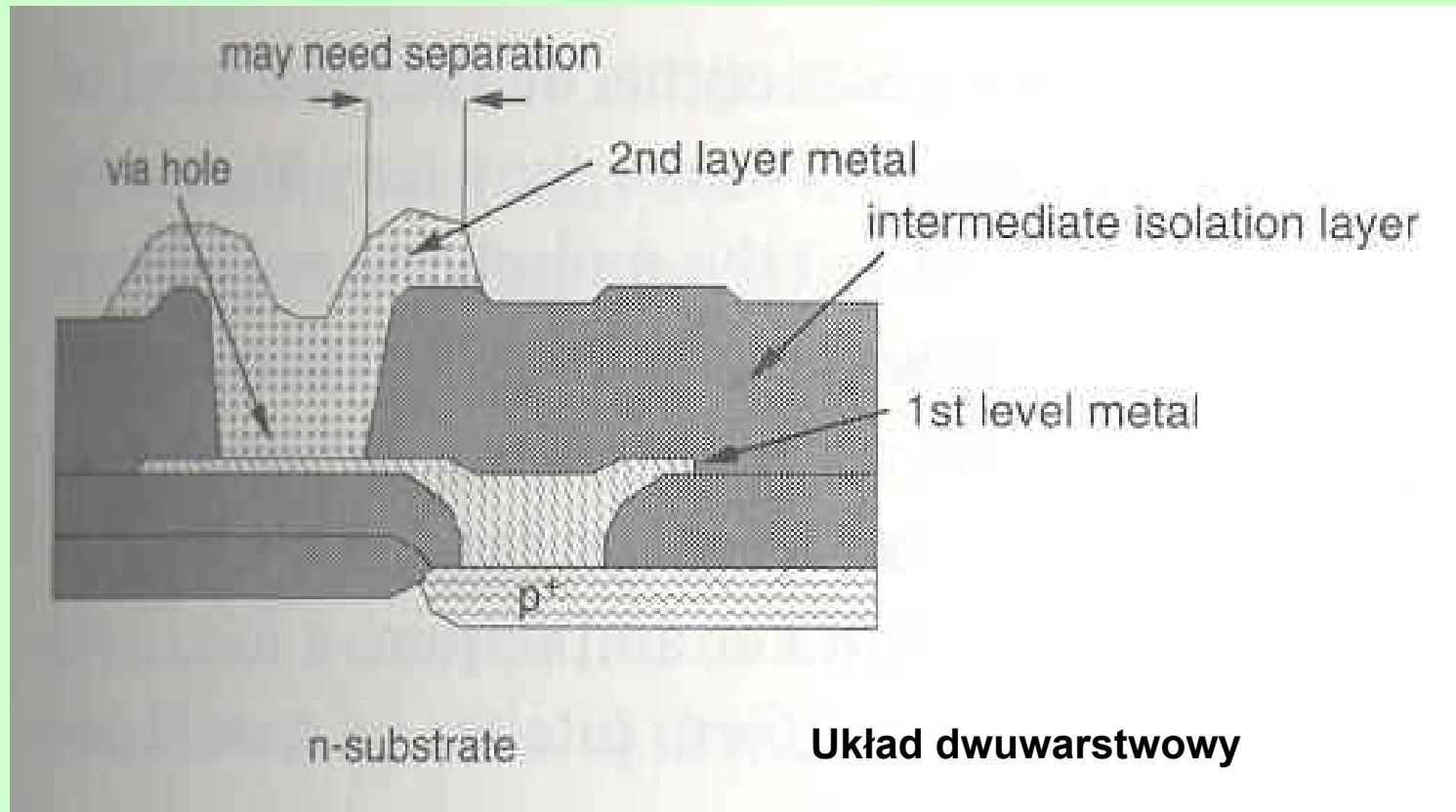
3) Brak „body-effect” ponieważ podłoże jest izolatorem

4) Nie występowanie efektu „luchup” dzięki izolowaniu tranzystorów typu n i p

Proces preferowany



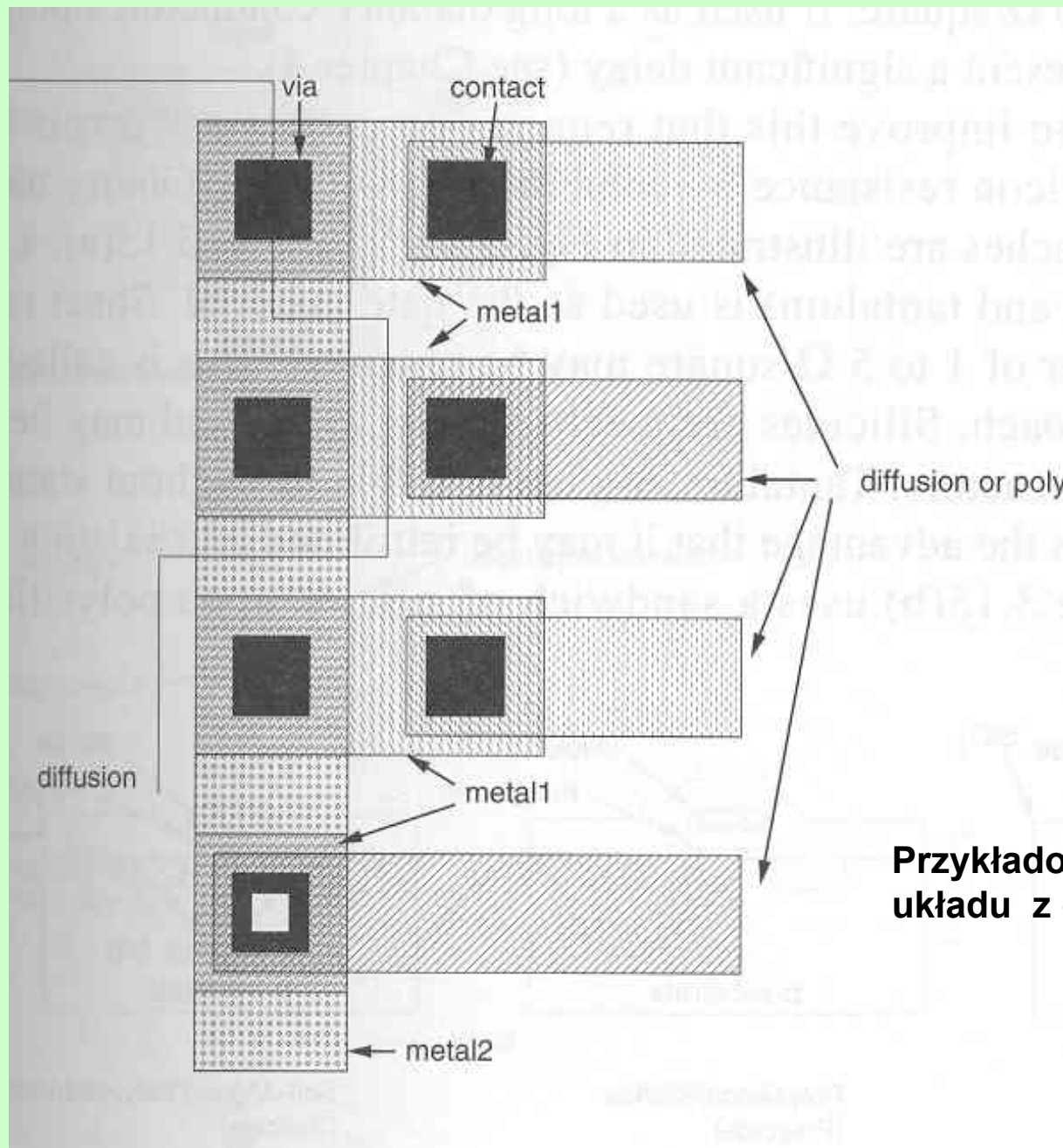
Układy z wielowarstwowymi metalizacjami



Popularne układy dwuwarstwowe

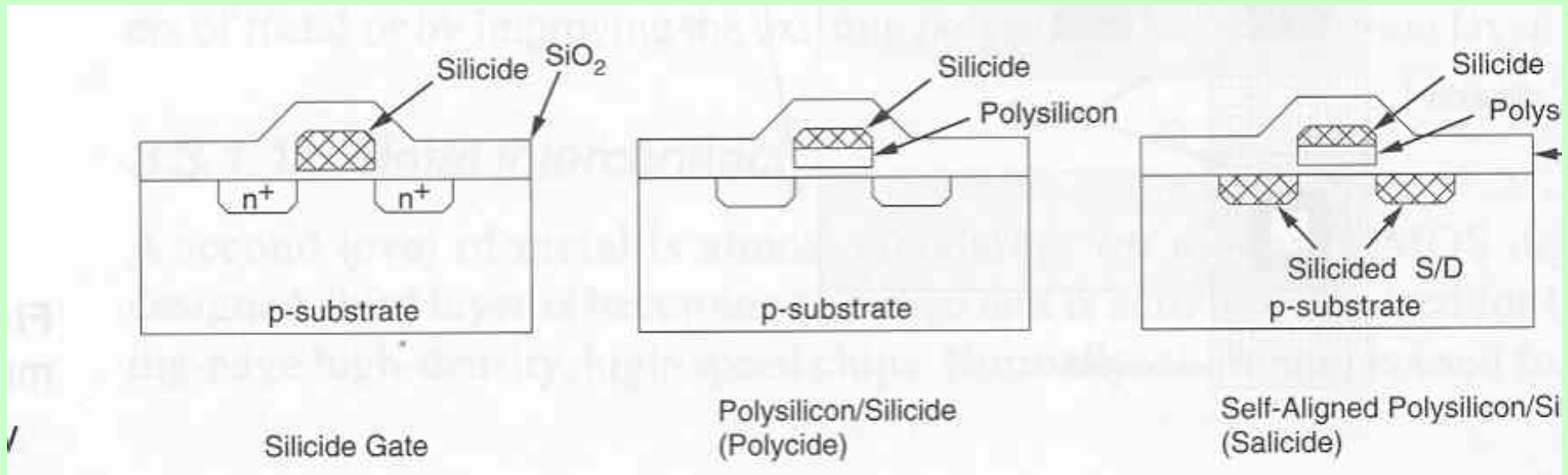
Rzadziej trzy warstwy

Układy dziesięciowarstwowe



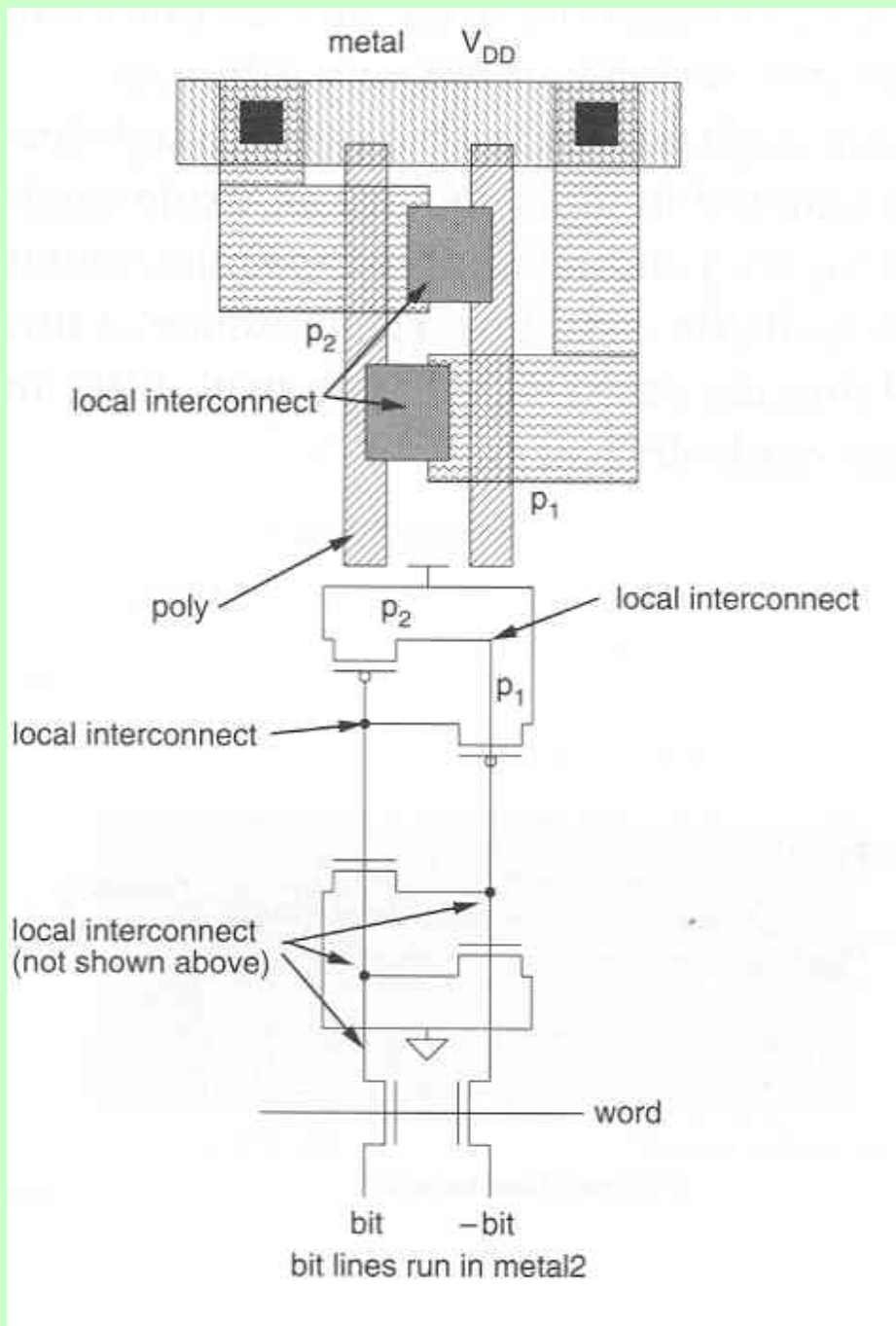
Przykładowy fragment topografii układu z dwupoziomową metalizacją

Zmniejszanie rezystancji polikrzemu



Rezystancja polikrzemu = $20 - 40 \Omega / \text{kwadrat}$

Zmniejszenie rezystancji: zastosowanie „usprawnionego” polikrzemu, zmieszanego np. z tantalem (silicide). Rezystancja = $1 - 5 \Omega / \text{kwadrat}$



Lokalne połączenia

Zastosowanie warstwy „silicide” do realizacji lokalnych połączeń, np. bramki z drenem (polikrzem z dyfuzją)

Takie rozwiązanie w pamięciach RAM może zredukować powierzchnię układu nawet o 30 %.

Elementy składowe układu/systemu

REZYSTORY

Polikrzem nie domieszkowany jest wysoce rezystywny. W szczególności ta własność wykorzystywana jest do budowy rezystorów w pamięciach statycznych.

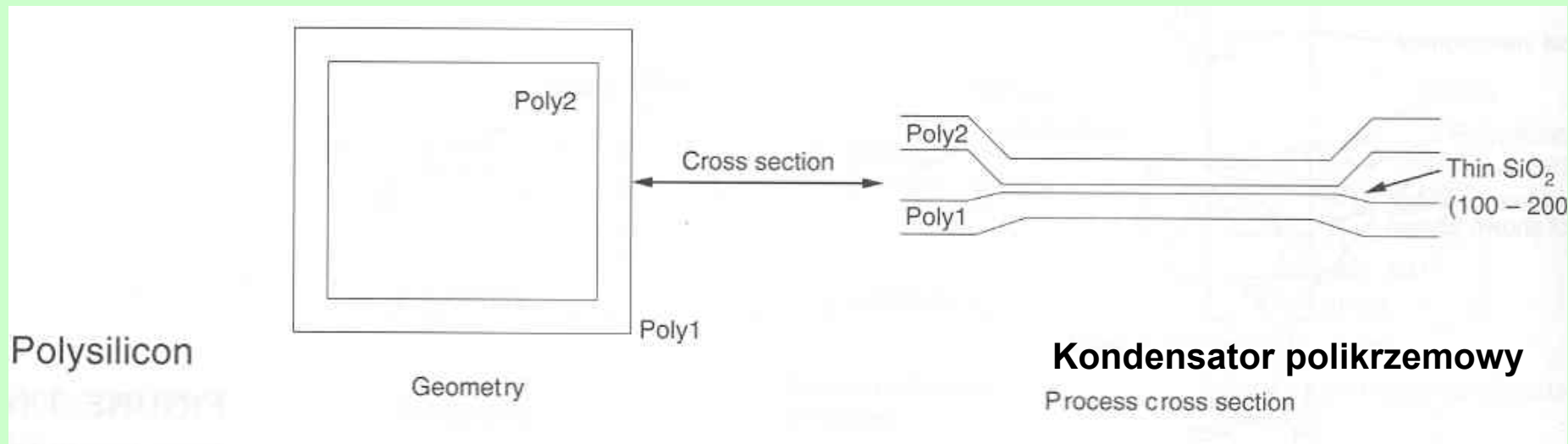
$R \approx 10^{12} \Omega$. To znaczy, że pamięć 1Mbit w stanie statycznym pobiera około 2 μA .

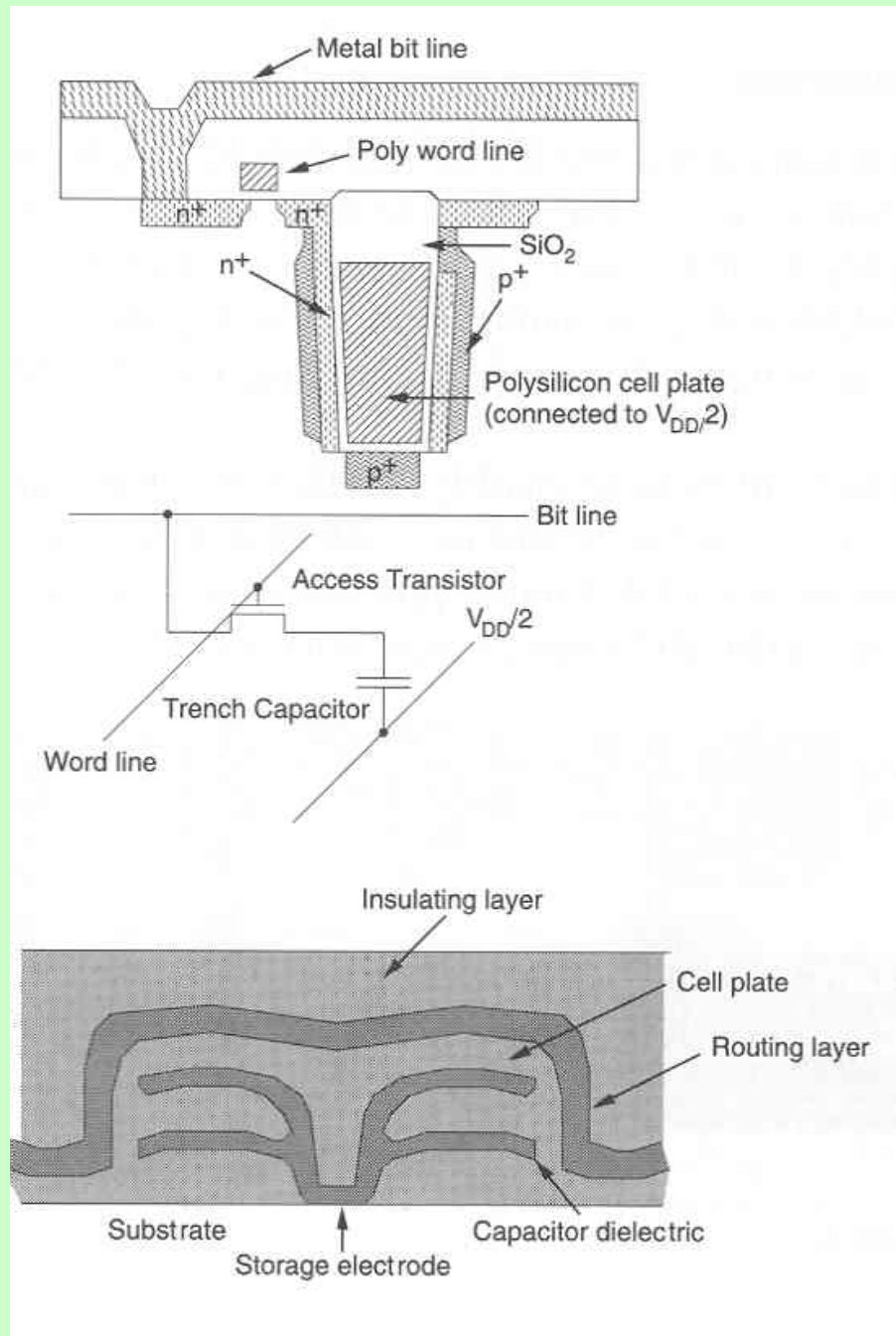
Dobra stałość temperaturowa rezystora polikrzemowego.

Problem: precyzja wykonania maski bezpośrednio rzutuje na wartość rezystancji.

KONDENSATORY

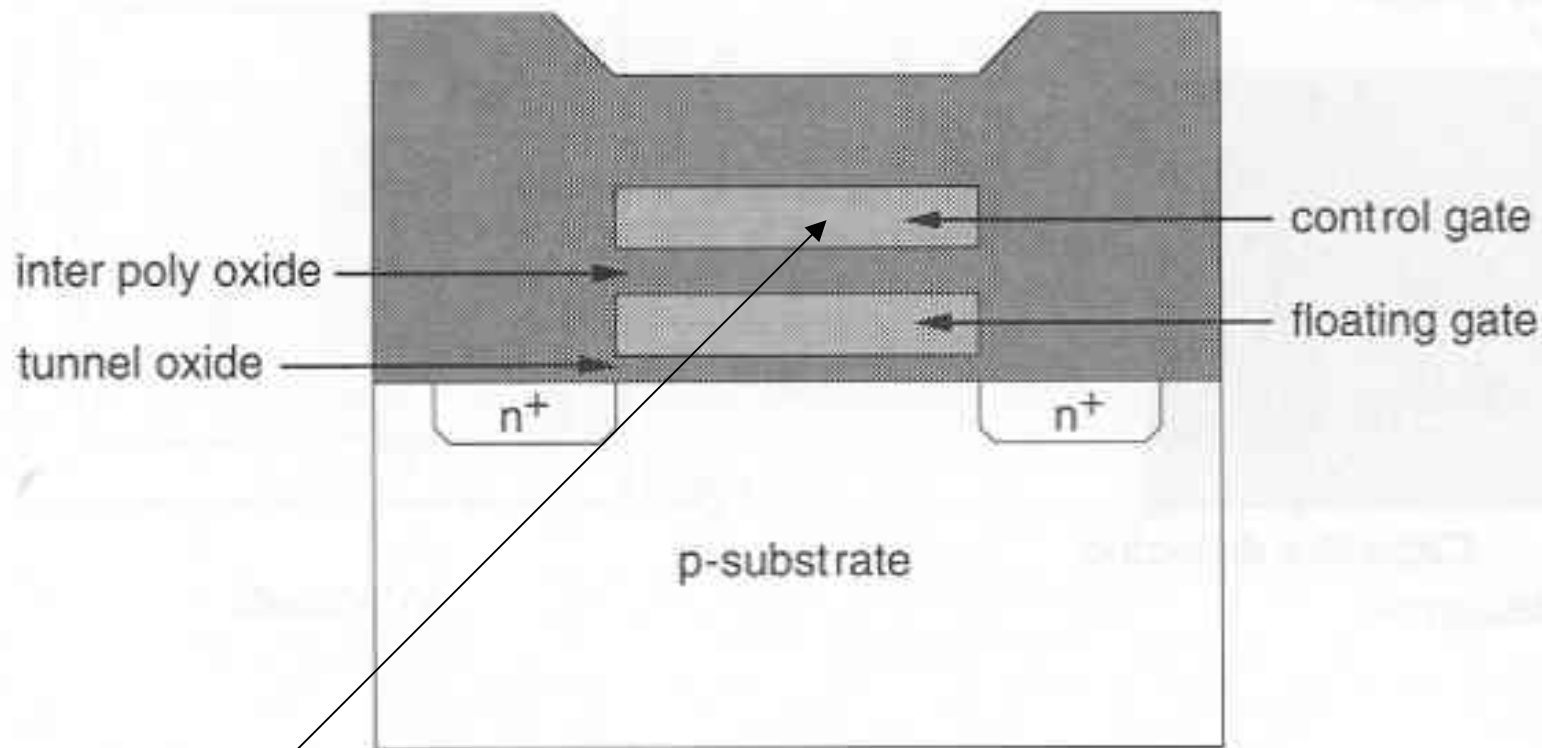
Powszechnie stosowane w pamięciach dynamicznych





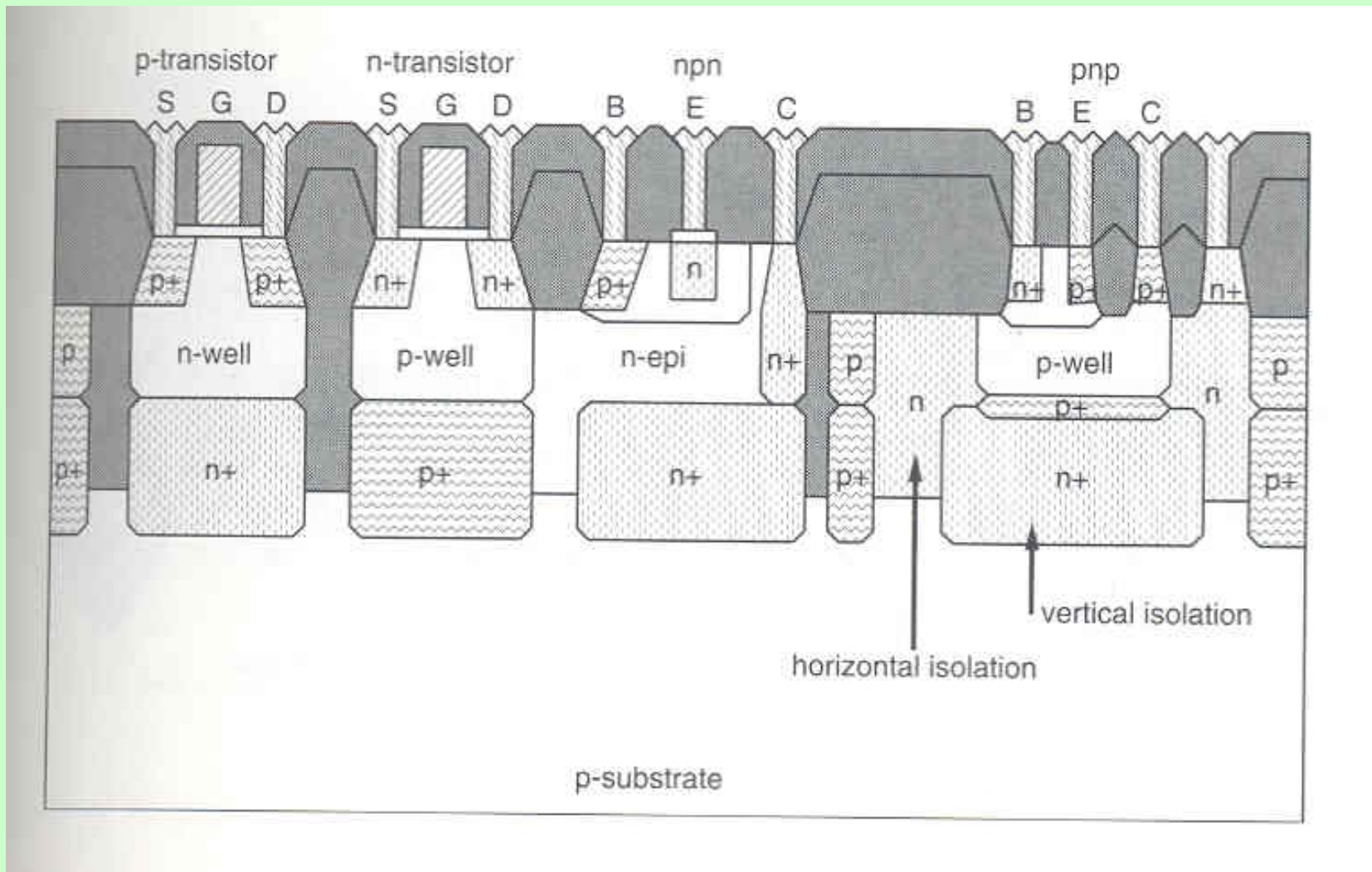
**Przykład budowy
kondensatorów pamięci
dynamicznych, $C = 20 - 30 \text{ fF}$**

Typowa budowa elementu pamięci EEPROM (electrically erasable ROM)



Dodanie dodatkowej warstwy polikrzemu „sterowalnej” napięciem lub światłem (UV)

Tranzystory bipolarne - proces BiCMOS



Proces analogiczny do CMOS

p-substrate

n+ buried layer

p⁺ buried layer

n-epi layer

p-well

n-well

well drive-in

n-base ion implant
and drive-in

collector n⁺
field isolation
gate oxidation

p-base ion implant
and drive-in

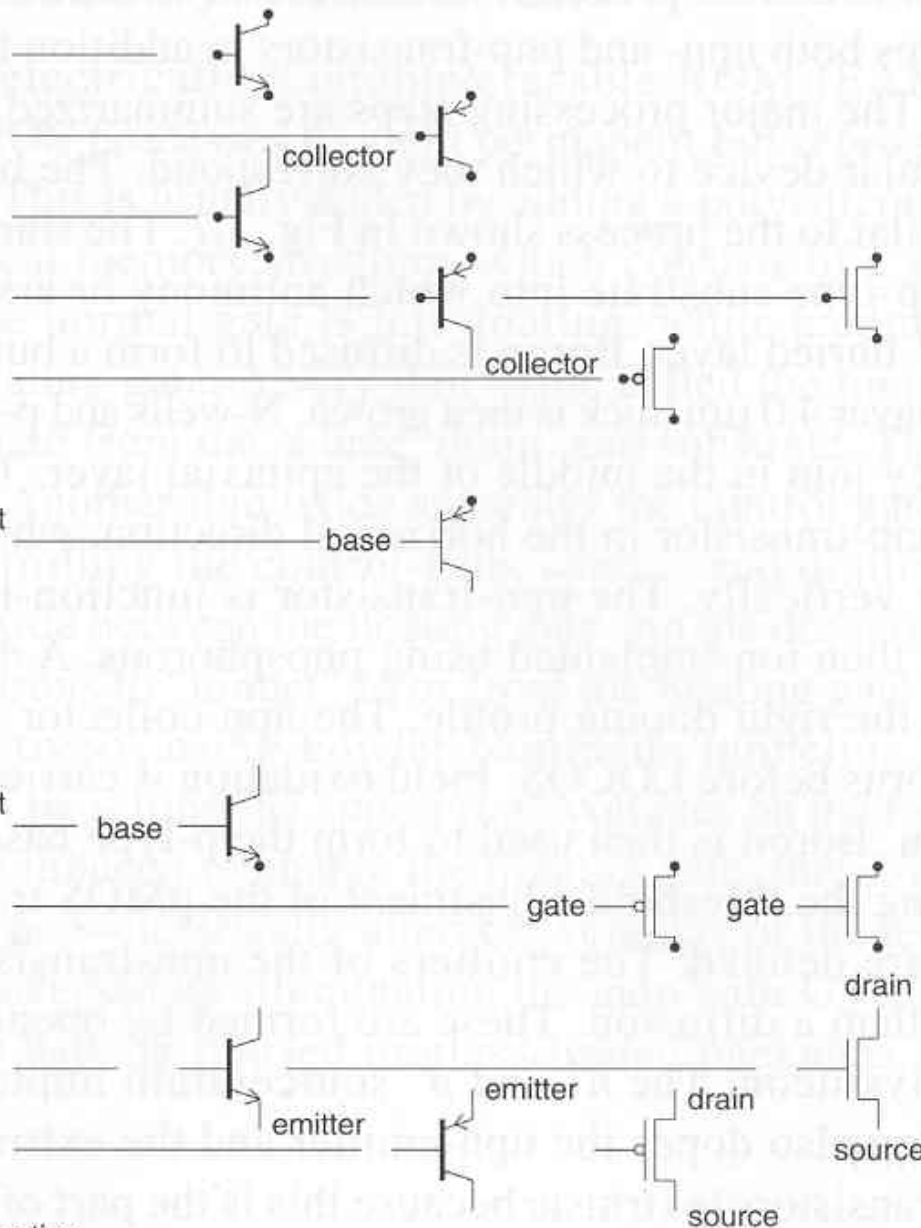
gate polysilicon

emitter polysilicon

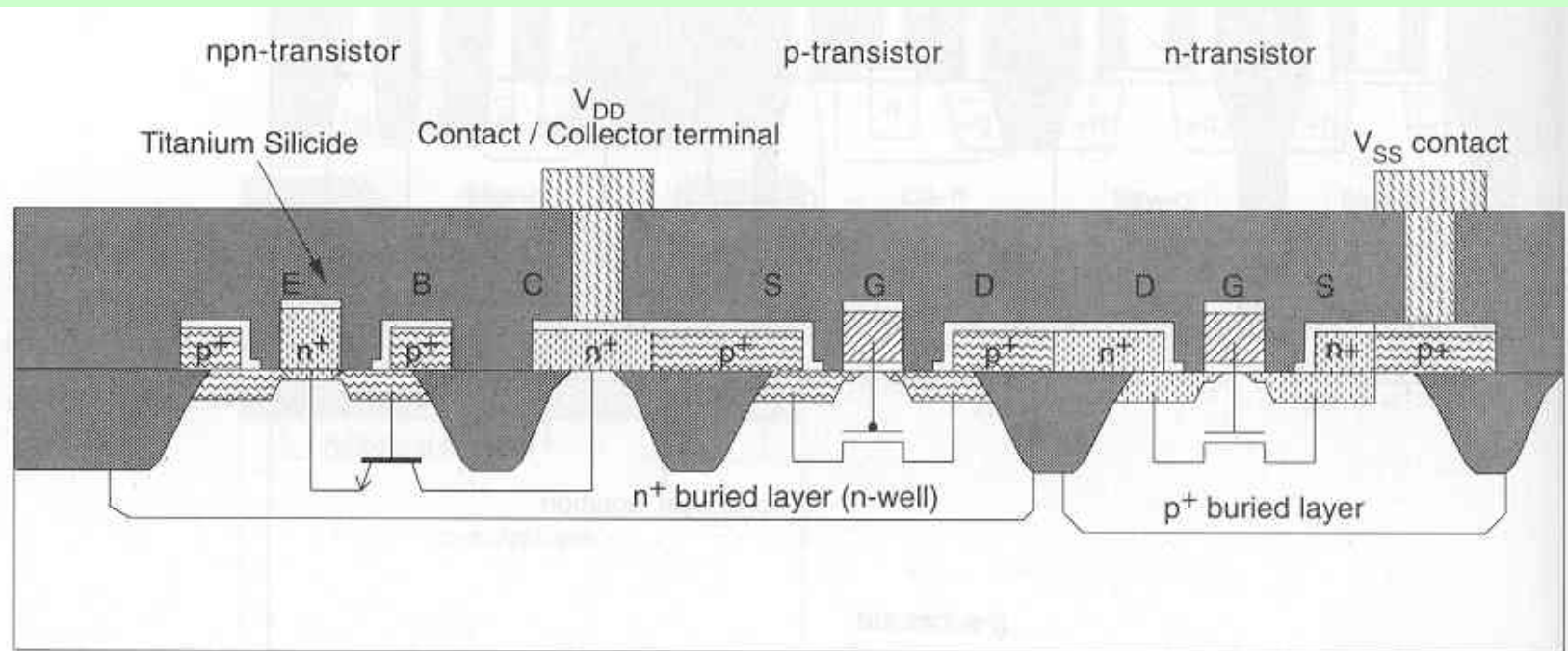
nmos n⁺ S/D

pmos p⁺ S/D

contact and metallization



**Kolejne kroki procesu
BiCMOS**
(poprzedni slajd)



Przekrój cyfrowego układu BiCMOS

Dane tranzystora npn: wzmacnienie prądowe = 90, $f_T=15\text{GHz}$

Tranzystory cienkowarstwowe

Zastosowanie: np. statyczne pamięci SRAM

