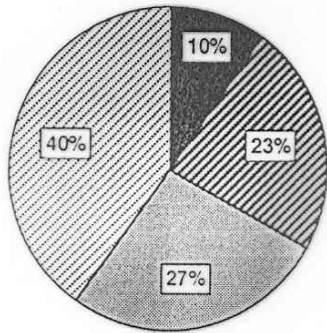
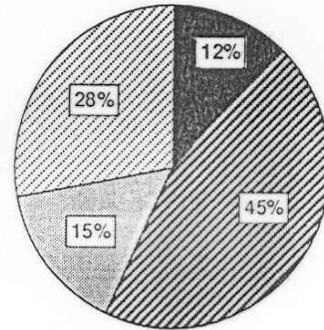


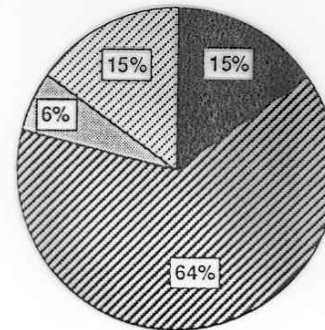
## Udział w rynku - tendencje światowe



1992



1997



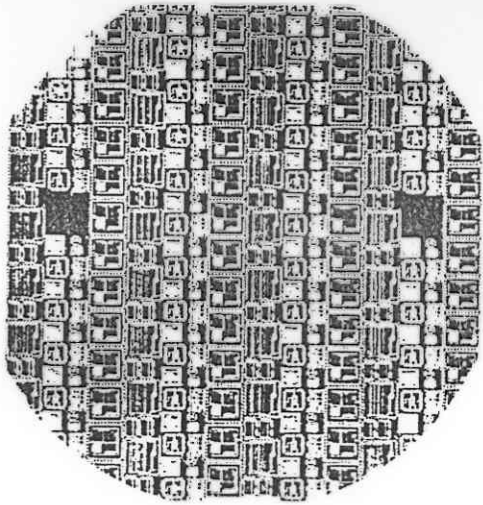
2002

- Full custom
- ▨ Standard cells
- ▩ Gate arrays
- Uki. programowalne

## Możliwości wytwarzania układów ASIC

- Idea płytek wieloprojektowych (MPW)
- Ośrodki MPW: EURO PRACTICE, CMP
- Dostępne technologie
- Prototypy: terminy i ceny
- Produkcja mało-, średnio- i wielkoseryjna
- Produkcja w kraju

# Płytki wieloprojektowa (multiproject wafer)



Instytut Technologii Elektronowej  
w Warszawie

## EUROPRACTICE

- program Unii Europejskiej wspierający zastosowania technologii mikroelektronicznych
  - udostępnianie oprogramowania do projektowania
  - organizacja wytwarzania prototypów układów
  - organizacja produkcji mało- i średnioseryjnej
  - kursy i szkolenia
- dostępny dla polskich instytucji i firm

## Pliki technologiczne (design kits) - źródła

- Wytwórcy układów (np. AMS)
- Ośrodki MPW (EUROPRACTICE, CMP)
- Twórcy oprogramowania (np. systemu ALLIANCE)

W każdym przypadku konieczne jest podpisanie Non-Disclosure Agreement (zobowiązanie do zachowania poufności otrzymanych danych).

Pliki technologiczne, biblioteki komórek i dokumentacja dostarczane są bezpłatnie.

## Zamówienie projektu

Najbardziej doświadczona instytucja w Polsce:  
Ośrodek Wspierania Zastosowań Mikroelektroniki  
w Instytucie Technologii Elektronowej.  
Każdy zakres usług przy projektowaniu, wykonaniu  
prototypów, testowaniu, produkcji w dowolnej skali.

Możliwość zamówienia projektu w uczelniach:  
Politechnika Warszawska, Politechnika Łódzka,  
Akademia Górniczo-Hutnicza.

Istnieją prywatne firmy projektowe.

## Systemy projektowania

Oprogramowanie o niskiej cenie lub dostępne bezpłatnie

- System ALLIANCE (synteza układów w stylu komórek standardowych)

Koszt: bezpłatnie

Sprzęt: PC/486 lub lepszy/Linux, PowerMac/Linux

- Programy typu "front end" (służą do definicji projektu i do symulacji; nie wykonują projektu do końca)

Koszt: bezpłatnie lub do kilku tys. USD

Sprzęt: PC, Macintosh

## Systemy projektowania

Oprogramowanie o niskiej cenie lub dostępne bezpłatnie

- Programy do projektowania i programowania układów programowalnych

Koszt: do kilku tys. USD

Sprzęt: zwykle PC

- System IMiOCAD (projekty full custom)

Koszt: negocjowalny

Sprzęt: PowerMac/MacOS

# EUROPRACTICE

- Koordynacja usług w dziedzinie wytwarzania układów ASIC:  
IMEC, EUROPRACTICE ICMS Office, dr Carl Das  
Kapeldreef 75, B-3001 Leuven, Belgia  
tel.: 0 - 032 - 16 - 281248, Fax: 0 - 032 - 16 - 281584,  
e-mail: mpc@imec.be  
<http://www.imec.be/europpractice/europpractice.html>
- Rozpowszechnianie oprogramowania i sprawy członkostwa:  
Rutherford Appleton Laboratory, Microelectronics  
Support Centre, dr John McLean  
Chilton Didcot, Oxfordshire, OX11 0QX, Wlk. Brytania,  
tel. 0 - 044 - 1235 445327, fax 0 - 044 - 1235 445546,  
e-mail: europpractice\_sss@rl.ac.uk  
<http://www.te.rl.ac.uk/europpractice/>

## Dostęp do usług EUROPRACTICE

- Instytucje akademickie i instytuty badawcze:  
**wymagane zgłoszenie członkostwa (opłata roczna 900 EURO dla krajów UE, bezpłatnie dla polskich instytucji - ale to może się zmienić w 1999 r.)**
- Firmy komercyjne: nie ma pojęcia członkostwa,  
każda firma może korzystać z usług **zgłaszając się bezpośrednio do ośrodków EUROPRACTICE**

**Załatwianie członkostwa przez Internet:**

<http://www.te.rl.ac.uk/europpractice/membership/membership.html>

## EUROPRACTICE - ośrodki MPW

- IMEC, Leuven, Belgia - koordynacja całości
- FhG - IIS, Erlangen, Niemcy
- Nordic VLSI, Tiller, Norwegia
- DELTA, Hoersholm, Dania

Główne źródło informacji o EUROPRACTICE:  
[http:// www.imec.be/europpractice](http://www.imec.be/europpractice)

## EUROPRACTICE - współpracujący wytwórcy

- ALCATEL Microelectronics (B)
- Austria Mikro Systeme Int. AG (AMS)
- GEC Marconi (G.B.)
- Newport Wafer Fab (G.B.)
- TEMIC Matra MHS (F)

## Dostępne technologie: ALCATEL

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena n.	Cena s.	Min. pow.
2 $\mu$ CMOS	CMOS	2 $\mu$ m	Ukł. anal./cyfr./mieszane	130	80	5
C07M-D	CMOS	0,7 $\mu$ m	Ukł. cyfrowe	240	145	5
C07M-A	CMOS	0,7 $\mu$ m	Ukł. anal./cyfr./mieszane	295	180	5
C07M-I2T	CMOS	0,7 $\mu$ m	Ukł. anal./cyfr./mieszane	450	270	10
C05M-D	CMOS	0,5 $\mu$ m	Ukł. cyfrowe	360	215	10
C05M-A	CMOS	0,5 $\mu$ m	Ukł. anal./cyfr./mieszane	450	270	10
C035M-D	CMOS	0,35 $\mu$ m	Ukł. cyfrowe	750	450	10
C035M-A	CMOS	0,35 $\mu$ m	Ukł. anal./cyfr./mieszane	900	540	10
HBIMOS-F	BICMOS	1,2 $\mu$ m	Ukł. "smart power"	360	215	10

Ceny prototypów w EURO za 1 mm<sup>2</sup> układu; cena "s" - subsydiowana przez Unię Europejską  
 Min. pow.: minimalna powierzchnia, za którą trzeba zapłacić, w mm<sup>2</sup>.

# Dostępne technologie: AMS

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena n.	Cena s.	Min. pow.
CYE	CMOS	0,8 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	245	150	5
CXQ	CMOS	0,8 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	260	155	5
BYS	SiGe	0,8 $\mu\text{m}$	Ukł. anal./miesz. GHz	1600	960	5
BYQ	BICMOS	0,8 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	520	315	5
CUP	CMOS	0,6 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	290	175	10
CUQ	CMOS	0,6 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	260	155	10
BUE	BICMOS	0,6 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	520	315	5
CSD	CMOS	0,35 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	700	420	10

Ceny prototypów w EURO za 1 mm<sup>2</sup> układu; cena "s" - subsydiowana przez Unię Europejską  
Min. pow.: minimalna powierzchnia, za którą trzeba zapłacić, w mm<sup>2</sup>.



## Dostępne technologie: GEC Marconi

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena n.	Cena s.	Min. pow.
H40	GaAs/HEMT	-	Ukł. mikrofalowe	1500	900	3
F20	GaAs/MESFET	-	Ukł. mikrofalowe	1500	900	3

## Dostępne technologie: Newport Wafer Fab

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena n.	Cena s.	Min. pow.
CMOSD	CMOS	0,5 $\mu\text{m}$	Ukł. cyfrowe	360	215	10
CMOSA	CMOS	0,5 $\mu\text{m}$	Ukł. anal./cyfr./mieszane	450	270	10

Ceny prototypów w EURO za 1 mm<sup>2</sup> układu; cena "s" - subsydiowana przez Unię Europejską  
Min. pow.: minimalna powierzchnia, za którą trzeba zapłacić, w mm<sup>2</sup>.

## Dostępne technologie: TEMIC Matra MHS

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena n.	Cena s.	Min. pow.
D-MILL	BICMOS SOI	0,5 $\mu\text{m}$	Ukł. cyfr./miesz. odp. na radiację	690	415	10

### Koszt prototypu

Koszt prototypowych układów =  
powierzchnia \* cena 1 mm<sup>2</sup> + koszt montażu

Koszt montażu: liczba układów \* koszt obudowy

Liczba układów wynosi standardowo:

10 dla powierzchni układu < 40 mm<sup>2</sup>

20 dla powierzchni układu > 40 mm<sup>2</sup>

(dla technologii D-MILL: 20 dla powierzchni < 65 mm<sup>2</sup>,  
40 dla powierzchni > 65 mm<sup>2</sup>)

Typowy koszt prototypu małego układu: kilka tys. EURO

## Ceny obudów i montażu (wybór)

Typ obudowy	Cena 1 szt. (EURO)
DIL16	15
DIL24	20
DIL40	27
DIL48	31
CSOIC16	36
CSOIC20	39
CSOIC28	47
CLCC44	25
CLCC68	35
CLCC84	41

Typ obudowy	Cena 1 szt. (EURO)
JLCC44	34
JLCC68	45
JLCC84	51
PGA84	44
PGA120	59
PGA208	99
PGA256	129
CQFP64	45
CQFP160	75
CQFP208	95

Wszystkie typy obudów w wersji ceramicznej

## CMP Service

- Niezależna od EURO PRACTICE instytucja francuska:  
TIMA-CMP, prof. Bernard Courtois,  
46 Avenue Felix Viallet, 38031 Grenoble Cedex, Francja,  
tel. 0 - 033 - 4 76 57 48 04, fax: 0 - 033 - 4 76 47 38 14  
e-mail: [cmp@imag.fr](mailto:cmp@imag.fr)  
<http://tima-cmp.imag.fr/CMP/CMP.html>
- Zakres usług podobny, jak w przypadku EURO PRACTICE
- Nie ma pojęcia członkostwa, dostęp dla wszelkich zainteresowanych instytucji

## CMP - współpracujący wytwórcy

- Austria Mikro Systeme Int. AG (AMS)
- Philips Microwave Limeil (PML)
- ST Microelectronics
- CSEM - elementy optyczne
- MCNC (USA) - mikromechanizmy

## Dostępne technologie: AMS

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena	Min.
CYE	CMOS	0,8 $\mu\text{m}$	Ukt. anal./cyfr./mieszane	1300	4
CYE+BM	CMOS	0,8 $\mu\text{m}$	Mikromechanizmy i czujniki	1800	5
BYE	BICMOS	0,8 $\mu\text{m}$	Ukt. anal./cyfr./mieszane	2600	3
BYE+BM	BICMOS	0,8 $\mu\text{m}$	Mikromechanizmy i czujniki	3100	5
CUP	CMOS	0,6 $\mu\text{m}$	Ukt. anal./cyfr./mieszane	1800	5
CSD	CMOS	0,35 $\mu\text{m}$	Ukt. anal./cyfr./mieszane	4000	10

Ceny prototypów we frankach francuskich za 1 mm<sup>2</sup> układu  
Min. pow.: minimalna powierzchnia, za którą trzeba zapłacić, w mm<sup>2</sup>.

## Dostępne technologie: ST Microelectronics

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena	Min.
HCMOS7	CMOS	0,25	Ukł. cyfrowe	3000	5

## Dostępne technologie: PML

Nazwa	Rodzaj	Wymiar char.	Przeznaczenie	Cena	Min.
ED02AH	GaAs	0,2 $\mu\text{m}$	Ukł. mikrofalowe	6000	4

Ceny prototypów we frankach francuskich za 1 mm<sup>2</sup> układu  
Min. pow.: minimalna powierzchnia, za którą trzeba zapłacić, w mm<sup>2</sup>.

## Koszt prototypu

Koszt prototypowych układów = powierzchnia \* cena 1 mm<sup>2</sup>

Koszt montażu: wliczony (dla 5 sztuk)

Wyjątki: technologia mikrofalowa i mikromechanizmy

Typowy koszt prototypu małego układu: zbliżony do kosztu tego samego układu wykonanego przez EURO PRACTICE

## Zgłoszenie projektu do wykonania prototypu

- Wypełnienie formularza zgłoszenia (przez WWW)
- Wydrukowanie formularza, podpisanie i wysłanie faxem
- Przesłanie projektu (przez Internet)
- Weryfikacja projektu w ośrodku MPW
- Otrzymanie prototypów po około 12 - 14 tygodniach
- Zapłata po otrzymaniu prototypów

# Produkcja seryjna poprzez ośrodek MPW

- Zgłoszenie zapotrzebowania na specjalnym formularzu, wstępne określenie ceny
- Uzgodnienie warunków technicznych z wytwórcą (m.in. obudowa, sposób testowania)
- Uzgodnienie warunków handlowych (terminy, cena)
- Przesłanie projektu (przez Internet)
- Kwalifikacja produkcyjna projektu
- Produkcja i dostawy

## EUROPRACTICE - przykładowe ceny układów w produkcji małoseryjnej

Typ układu: cyfrowo-analogowy, CMOS 2.0  $\mu\text{m}$   
Powierzchnia: 10 mm<sup>2</sup>, obudowa: PLCC 28  
Wielkość zamówienia: 1000 szt.  
Cena za 1 szt.: 10.0 EURO

Typ układu: cyfrowy, CMOS 1.2  $\mu\text{m}$   
Powierzchnia: 10 mm<sup>2</sup>, obudowa: PLCC 44  
Wielkość zamówienia: 2000 szt.  
Cena za 1 szt.: 9.50 EURO



## **EUROPRACTICE - przykładowe ceny układów w produkcji małoseryjnej**

Typ układu: cyfrowy, CMOS 0.7  $\mu\text{m}$

Powierzchnia: 10 mm<sup>2</sup>, obudowa: PLCC 44

Wielkość zamówienia: 2500 szt. rocznie

Cena za 1 szt.: 7.0 EURO (+ NRE: 13000 EURO)

Typ układu: analogowo-cyfrowy, CMOS 0.5  $\mu\text{m}$

Powierzchnia: 20 mm<sup>2</sup>, obudowa: PLCC 68

Wielkość zamówienia: 25 000 szt. rocznie

Cena za 1 szt.: 4.50 EURO (+ NRE: 77000 EURO)

## **Wytwarzanie układów ASIC w kraju**

Instytut Technologii Elektronowej w Warszawie dysponuje jedyną w Polsce linią technologiczną. (obecnie przenoszona do nowych pomieszczeń, ponowne uruchomienie późną wiosną 1999 r.)

Możliwości:

- Układy CMOS 3  $\mu\text{m}$
- Struktury nietypowe (czujniki, mikromechanizmy)
- Przewidziane uruchomienie ośrodka MPW

## Wytwarzanie układów ASIC w kraju

Instytut Technologii Elektronowej

Ośrodek Wspierania Zastosowań Mikroelektroniki

Mgr inż. Zbigniew Poznański, prof. dr hab. Andrzej Kobus

Al. Lotników 32/46, 02-668 Warszawa

tel. (22) - 847 1761, (22) - 847 1551, fax (22) - 847 0631

e-mail: [poznan@ite.waw.pl](mailto:poznan@ite.waw.pl), [kobus@ite.waw.pl](mailto:kobus@ite.waw.pl)

## Możliwości projektowania układów ASIC

- Własne stanowisko projektowania:  
sprzęt i oprogramowanie
- Wynajem oprogramowania (i ew. sprzętu)
- Dostęp do sprzętu i oprogramowania  
w ośrodku wspierającym
- Zamówienie projektu w ośrodku wspierającym
- Zamówienie projektu w firmie projektowej

## Stanowiska do projektowania - sprzęt:

- PC Pentium: 6000 - 20 000 PLN
- Macintosh PowerPC: 6000 - 20 000 PLN
- SUN UltraSparc: 20 000 - 50 000 PLN

## Systemy projektowania

Oprogramowanie komercyjne - przykłady

- CADENCE DFW II (system uniwersalny)
- MENTOR GRAPHICS GDT (system uniwersalny)
- SYNOPSIS (synteza układów cyfrowych)
- TANNER (głównie projekty full custom)

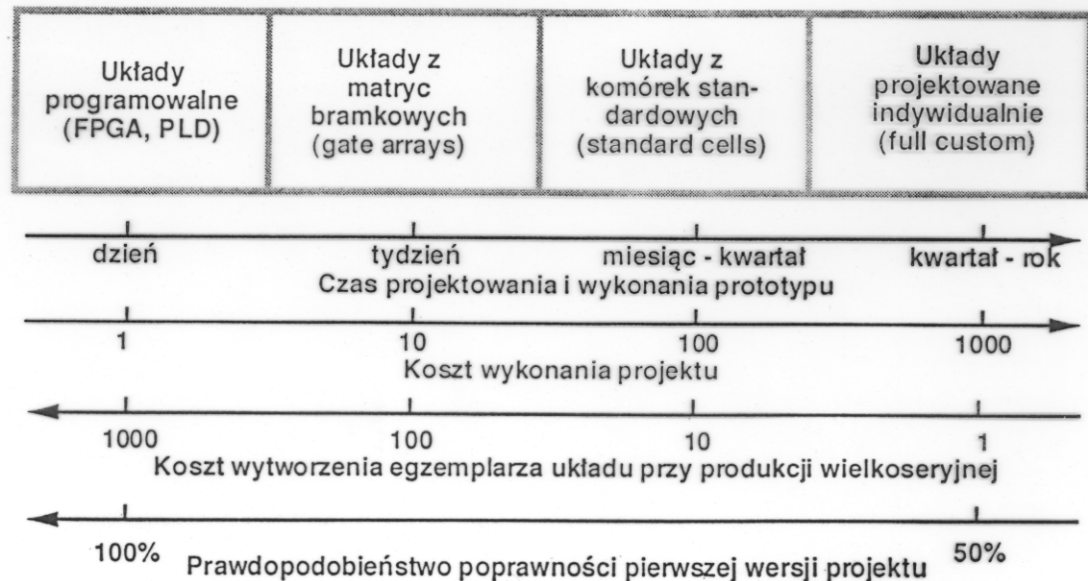
Ceny komercyjne: 20 000 - 200 000 USD/stanowisko

Sprzęt: stacje robocze SUN, częściowo PC/Windows NT, Power Macintosh/MacOS

# Matrycowe układy programowalne (FPGA, PLD, PAL)

- Funkcję nadaje użytkownik
- Krótki czas projektowania i wykonania
- Głównie do układów cyfrowych
- Umiarkowane parametry
- Wysoki koszt jednostkowy

## Rodzaje układów ASIC - podsumowanie

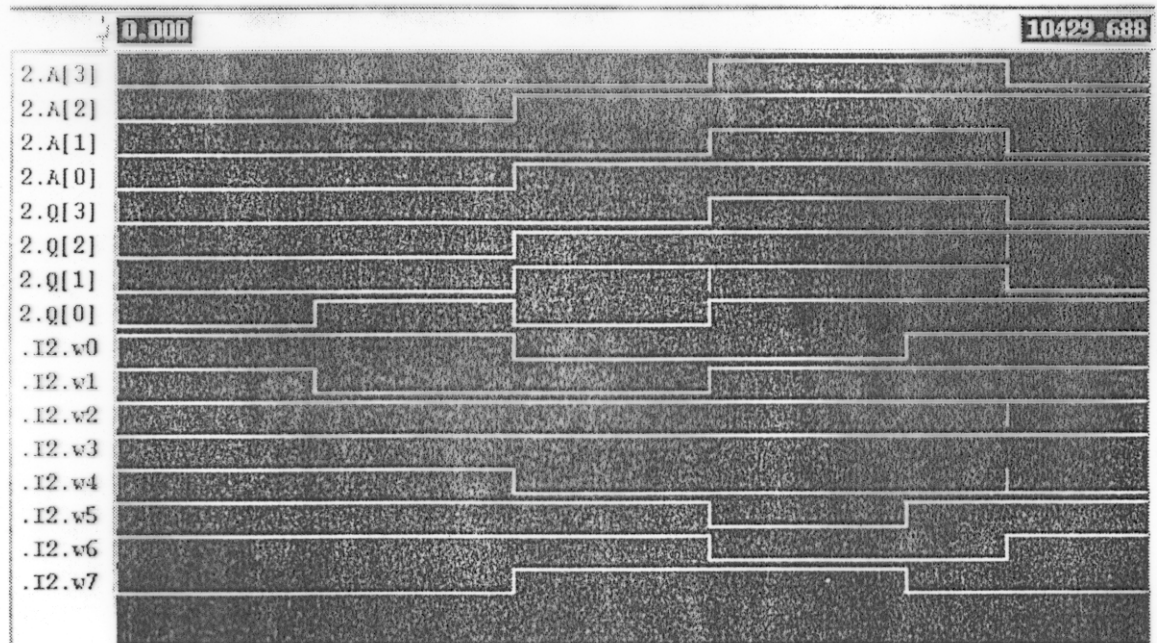


# Synteza układu: opis w języku Verilog

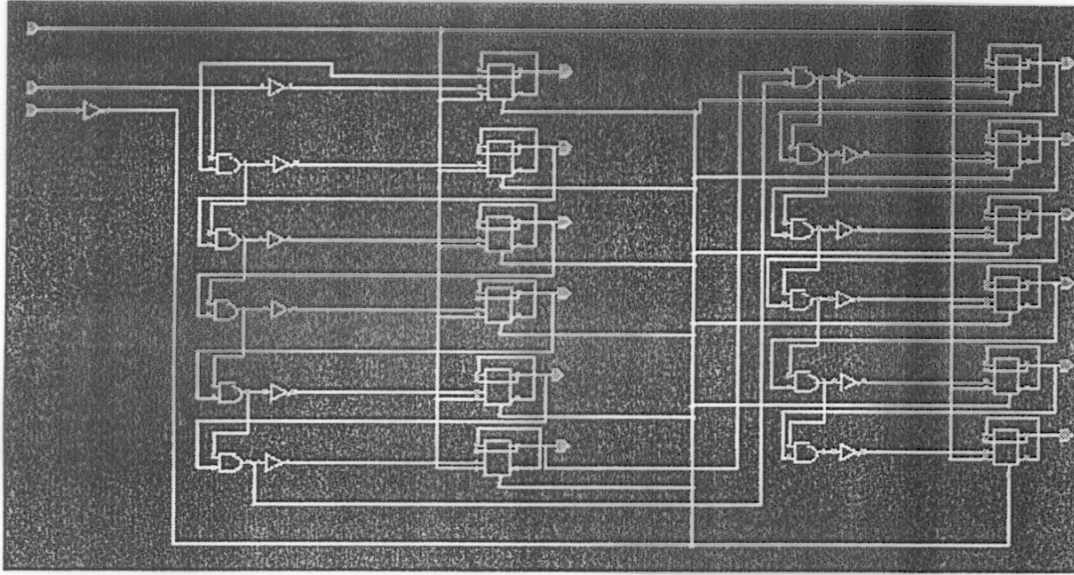
```
module arp (A, PM, Q);  
  input [3:0]  A;  
  input PM;  
  output [3:0] Q;  
  reg [3:0]    Q;  
  
  always @( A or PM )  
    if ( PM && A < 4'b1111 )  
      Q = A + 1;  
    else  
      Q = A;  
endmodule
```

VALID

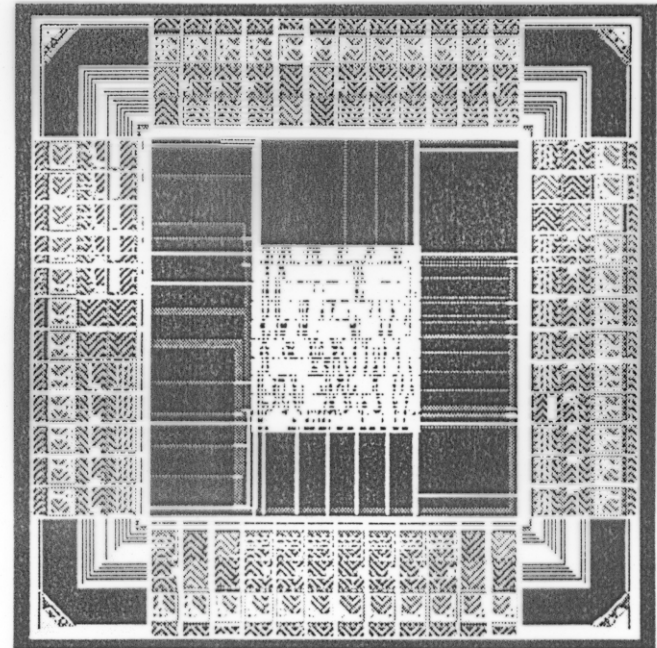
## Synteza układu: symulacja

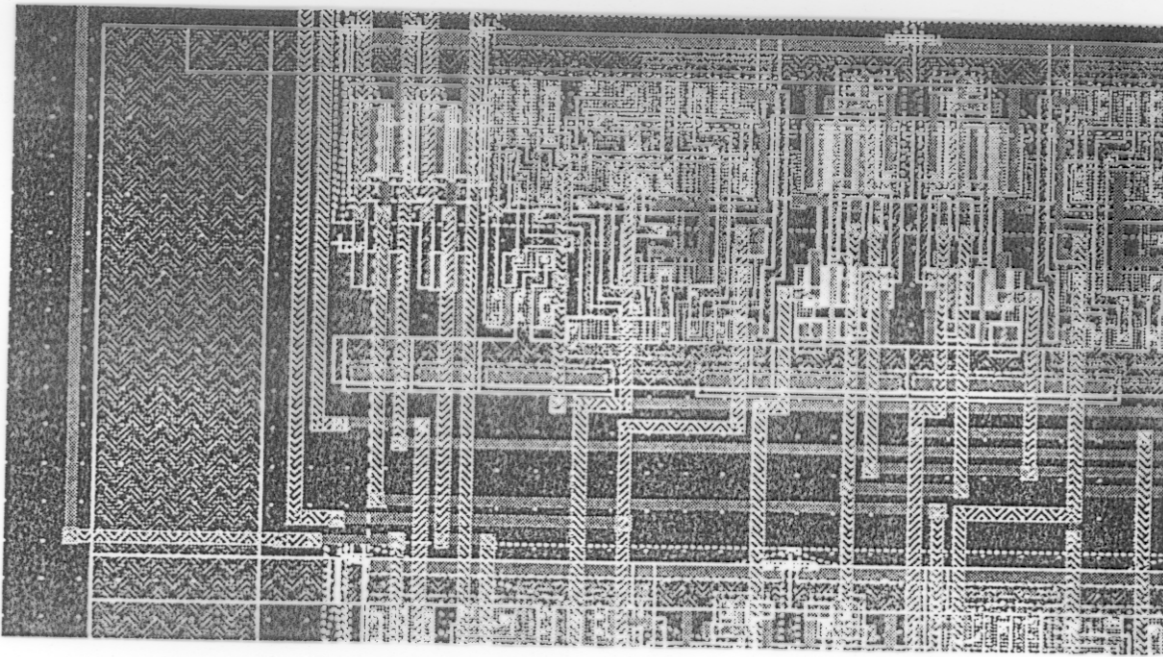


## Synteza układu: schemat logiczny



## Synteza układu: kompletny projekt





## Układy z matryc bramkowych ("gate arrays")

- Krótki cykl projektowania i wykonania
- Głównie do układów cyfrowych
- Niski stopień wykorzystania powierzchni układu
- Gorsze parametry
- Koszt zwykle wyższy, niż układów z komórek standardowych